

35.C14218



#4

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of: )  
MUNEKI ANDO ET AL. ) : Examiner: NYA  
Application No.: 09/484,432 ) : Group Art Unit: 2872  
Filed: January 18, 2000 ) :  
For: IMAGE DISPLAY APPARATUS ) :  
AND METHOD : May 11, 2000

Assistant Commissioner for Patents  
Washington, D.C. 20231

CLAIM TO PRIORITY

Sir:

Applicants hereby claim priority under the  
International Convention and all rights to which they are  
entitled under 35 U.S.C. § 119 based upon the following Japanese  
Priority Applications:

11-045531 filed February 23, 1999  
11-366624 filed December 24, 1999

Certified copies of the priority documents are  
enclosed.

Applicants' undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

  
Attorney for Applicants

Registration No. 25,823

FITZPATRICK, CELLA, HARPER & SCINTO  
30 Rockefeller Plaza  
New York, New York 10112-3801  
Facsimile: (212) 218-2200

NY\_MAIN 81852 v 1

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年 2月23日

出願番号

Application Number:

平成11年特許願第045531号

出願人

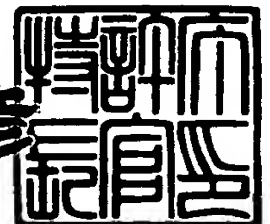
Applicant(s):

キヤノン株式会社

2000年 2月14日

特許庁長官  
Commissioner,  
Patent Office

近藤 隆彦



出証番号 出証特2000-3006083

【書類名】 特許願

【整理番号】 3910047

【提出日】 平成11年 2月23日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/00

【発明の名称】 画像表示装置および方法

【請求項の数】 23

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社  
内

    【氏名】 安藤 宗棋

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社  
内

    【氏名】 嵯峨野 治

【特許出願人】

    【識別番号】 000001007

    【氏名又は名称】 キャノン株式会社

【代理人】

    【識別番号】 100086287

    【弁理士】

    【氏名又は名称】 伊東 哲也

【選任した代理人】

    【識別番号】 100068995

    【弁理士】

    【氏名又は名称】 伊東 辰雄

【選任した代理人】

    【識別番号】 100103931

    【弁理士】

【氏名又は名称】 関口 鶴彦

【手数料の表示】

【予納台帳番号】 002048

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像表示装置および方法

【特許請求の範囲】

【請求項 1】 マトリクス状に配置した複数の列配線および行配線と、前記列配線と行配線の交点上に配置され、画素を形成している表示素子と、入力映像信号を画素毎の輝度信号に変換する変換手段と、各列配線についての補正信号を発生させる補正信号発生手段と、前記補正信号に基づいて各列配線についての前記輝度信号を補正する補正手段と、補正された輝度信号を変調して各列配線についての変調信号とする変調手段と、前記変調信号に基づいて各列配線を駆動する駆動信号を発生する駆動手段とを具備することを特徴とする画像表示装置。

【請求項 2】 マトリクス状に配置した複数の列配線および行配線と、前記列配線と行配線の交点上に配置され、画素を形成している表示素子と、入力映像信号を画素毎の輝度信号に変換する変換手段と、前記輝度信号を変調して各列配線についての変調信号とする変調手段と、各列配線についての補正信号を発生させる補正信号発生手段と、前記補正信号に基づいて各列配線についての変調信号を補正する補正手段と、補正された変調信号に基づいて各列配線を駆動する駆動信号を発生する駆動手段とを具備することを特徴とする画像表示装置。

【請求項 3】 前記補正手段は、前記輝度信号と補正信号を加算する加算手段であることを特徴とする請求項 1 に記載の画像表示装置。

【請求項 4】 前記補正手段は、前記補正信号に基づいて前記変調信号のパルス印加期間を延長するパルス遅延手段であることを特徴とする請求項 2 に記載の画像表示装置。

【請求項 5】 前記変換手段はアナログ－デジタルコンバータであることを特徴とする請求項 1～4 のいずれか 1 項に記載の画像表示装置。

【請求項 6】 前記行配線を順に選択しながら前記駆動手段により前記列配線に駆動信号を加えることによって画像を表示するものであることを特徴とする請求項 1～5 のいずれか 1 項に記載の画像表示装置。

【請求項 7】 前記変調手段の変調方式はパルス幅変調であることを特徴とする請求項 1～6 のいずれか 1 項に記載の画像表示装置。

【請求項 8】 前記補正信号発生手段は、各列配線についての前記補正信号を隣接する列配線の輝度信号に基づいて発生させるものであることを特徴とする請求項 1 ～ 7 に記載の画像表示装置。

【請求項 9】 前記変調手段の変調方式は各列配線の変調信号の駆動開始時刻が同一であるパルス幅変調であり、前記補正信号発生手段は、各列配線の輝度信号を、それが隣接列配線の輝度信号よりも大きいときに増加させる前記補正信号を発生するものであることを特徴とする請求項 8 に記載の画像表示装置。

【請求項 1 0】 前記変調手段の変調方式は各列配線の変調信号の駆動終了時刻が同一であるパルス幅変調であり、前記補正信号発生手段は、各列配線の輝度信号を、それが隣接列配線の輝度信号よりも大きいときに減少させる補正信号を発生するものであることを特徴とする請求項 8 に記載の画像表示装置。

【請求項 1 1】 前記補正信号発生手段は、各列配線についての前記補正信号を隣接列配線の変調信号に基づいて発生させるものであることを特徴とする請求項 1 ～ 7 に記載の画像表示装置。

【請求項 1 2】 前記変調手段の変調方式は各列配線の変調信号の駆動開始時刻が同一であるパルス幅変調であり、前記補正信号発生手段は、各列配線の変調信号のパルスを、それが隣接列配線の変調信号のパルスよりも長いときに延長させる補正信号を発生するものであることを特徴とする請求項 1 1 に記載の画像表示装置。

【請求項 1 3】 前記駆動手段は定電流駆動により前記表示素子を駆動するものであることを特徴とする請求項 1 ～ 1 2 のいずれか 1 項に記載の画像表示装置。

【請求項 1 4】 前記表示素子は電子放出素子であり、この電子放出素子から放出される電子ビームを蛍光体に照射させて画像を形成するものであることを特徴とする請求項 1 ～ 1 3 のいずれか 1 項に記載の画像表示装置。

【請求項 1 5】 前記表示素子は表面伝導型電子放出素子であることを特徴とする請求項 1 ～ 1 4 のいずれか 1 項に記載の画像表示装置。

【請求項 1 6】 前記表示素子は F E 型電子放出素子であることを特徴とする請求項 1 ～ 1 4 のいずれか 1 項に記載の画像表示装置。

【請求項 1 7】 前記表示素子は M I M 型電子放出素子であることを特徴とする請求項 1 ～ 1 4 のいずれか 1 項に記載の画像表示装置。

【請求項 1 8】 列配線および行配線を介して接続され、マトリクス状に配置された、複数の表示素子を用いて画像を表示する画像表示方法において、入力映像信号を画素毎の輝度信号に変換する変換工程と、各列配線についての補正信号を発生させる補正信号発生工程と、前記補正信号に基づいて各列配線についての前記輝度信号を補正する補正工程と、補正された輝度信号を変調して各列配線についての変調信号とする変調工程と、前記変調信号に基づいて各列配線を駆動する駆動信号を発生する駆動工程とを具備することを特徴とする画像表示方法。

【請求項 1 9】 列配線および行配線を介して接続され、マトリクス状に配置された、複数の表示素子を用いて画像を表示する画像表示方法において、入力映像信号を画素毎の輝度信号に変換する変換工程と、前記輝度信号を変調して各列配線についての変調信号とする変調工程と、各列配線についての補正信号を発生させる補正信号発生工程と、前記補正信号に基づいて各列配線についての変調信号を補正する補正工程と、補正された変調信号に基づいて各列配線を駆動する駆動信号を発生する駆動工程とを具備することを特徴とする画像表示方法。

【請求項 2 0】 前記補正工程における補正は、各列配線について、隣接列配線の駆動信号のクロストークによる駆動信号の乱れを補償するように行うことを特徴とする請求項 1 8 または 1 9 に記載の画像表示方法。

【請求項 2 1】 前記変調工程における変調方式は各列配線の変調信号の駆動開始時刻が同一であるパルス幅変調であり、前記補正工程において、各列配線についての輝度信号を、それが隣接列配線の輝度信号よりも大きいときに増加させることを特徴とする請求項 1 8 ～ 2 0 のいずれか 1 項に記載の画像表示方法。

【請求項 2 2】 前記変調工程における変調方式は各列配線の変調信号の駆動終了時刻が同一であるパルス幅変調であり、前記補正工程において、各列配線についての輝度信号を、それが隣接列配線の輝度信号よりも大きいときに減少させることを特徴とする請求項 1 8 ～ 2 0 のいずれか 1 項に記載の画像表示方法。

【請求項 2 3】 前記変調工程における変調方式は各列配線の変調信号の駆動開始時刻が同一であるパルス幅変調であり、前記補正工程において、各列配線



の変調信号のパルスを、それが隣接列配線の変調信号のパルスよりも長いときに延長することを特徴とする請求項 1 8 ~ 2 0 のいずれか 1 項に記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は平面上に画像を形成する画像表示装置に関するものである。

【0002】

【従来の技術】

図 1 5 は変調信号の駆動開始時刻が同一であるパルス幅変調により映像を表示する従来の画像表示装置の構成を示す。図 1 6 はこの装置における動作のタイミングを示す。図 1 5 において、1 は装置の動作タイミングを生成するタイミング制御部、2 は入力された映像信号 S 1 を画素毎の輝度を表すデジタル信号 S 2 に変換する A / D コンバータ、4 は行方向と列方向に直行する配線がされており、配線の交点に表示素子が配置されている表示パネル、3 は表示パネル 4 の行選択線をコントロールする行選択制御部、5 はデジタル化された映像信号 S 2 を分配するシフトレジスタ、6 はシフトレジスタ 5 によって配分される輝度信号をパルス幅変調して表示輝度の制御を行う PWM ジェネレータ、7 はシフトレジスタ 5 および PWM ジェネレータ 6 を有する列駆動制御部である。

【0003】

この構成において、入力映像信号 S 1 は、A / D コンバータ 2 によって画素毎の輝度を表すデジタル信号 S 2 に変換され、シフトレジスタ 5 によって各画素に対応する PWM ジェネレータ 6 に転送される。PWM ジェネレータ 6 はタイミング制御部 1 からの信号によって輝度信号をパルス長に変調し、表示パネル 4 の列配線を駆動する。これと同時に、行選択制御部 3 によって表示すべき画素に対応する行を順次駆動する。これによって各素子が映像信号に対応して駆動される。

【0004】

PWM ジェネレータ 6 の構成を図 1 7 に、状態遷移を図 1 8 に、動作のタイミングを図 1 9 に示す。図 1 7 において、1 0 はクロックパルス S 1 0 を供給する

クロックジェネレータである。11はダウンカウンタであり、CK端子にクロックパルスが入力されると、不図示の内部レジスタctの値を1減算じ、カウンタの値が0になるとカウント動作を停止してNZ端子をハイレベルにする。また、LOAD端子にパルスが入力されると、DATA入力の値を内部レジスタにロードし、カウント動作を再開する。12は出力ドライバであり、カウンタ11のNZ端子のレベルを入力として、表示パネル4を駆動する。

## 【0005】

ダウンカウンタ11のLOAD端子に入力されるS11は、輝度信号S12のロードのタイミング信号であり、水平同期信号もしくはそれを基にした信号である。DATA端子に入力される輝度信号S12はデジタル化された輝度信号である。S13（図19）はカウンタ11内のレジスタctの値である。S14は内部レジスタS13が0以外のときにハイレベルになる信号である。出力ドライバ12から出力されるS15は信号S14に従って出力される変調信号である。

## 【0006】

PWMジェネレータ6は、以上の構成および動作により、シフトレジスタ5からの輝度信号をパルスの長さに変調してパネル4に出力する。

## 【0007】

## 【発明が解決しようとする課題】

しかしながら、この従来技術によれば、表示パネル4の各配線同士には配線間容量と呼ばれる浮遊容量が存在するため、隣り合った3本の配線に図20に示すような駆動波形を加えようとしても、配線間容量によるクロストークによって実際には図21に示すような乱れた波形が素子に加えられる。これでは実効的なパルス長が変化したことになるため、精度よくパルス幅変調を行うことは困難である。この現象は、素子の駆動方法が定電流駆動のときに、特に顕著に見られるようになる。

## 【0008】

本発明の目的は、この従来技術の問題に鑑み、画像表示装置において、隣り合う配線の波形によるクロストークの影響を抑えて精度よくパルス幅変調を行うことができるようにすることにある。

## 【0009】

## 【課題を解決するための手段】

この目的を達成するため本発明の画像表示装置は、マトリクス状に配置した複数の列配線および行配線と、前記列配線と行配線の交点上に配置され、画素を形成している表示素子と、入力映像信号を画素毎の輝度信号に変換する変換手段と、各列配線についての前記輝度信号を変調して各列配線についての変調信号とする変調手段と、前記変調信号に基づいて各列配線を駆動する駆動信号を発生する駆動手段とを備えた画像表示装置において、各列配線についての補正信号を発生させる補正信号発生手段と、前記補正信号に基づいて各列配線についての前記輝度信号または変調信号を補正する補正手段とを具備することを特徴とする。

## 【0010】

また、本発明の画像表示方法は、列配線および行配線を介して接続され、マトリクス状に配置された、複数の表示素子を用いて画像を表示する画像表示方法において、入力映像信号を画素毎の輝度信号に変換する変換工程と、前記輝度信号を変調して各列配線についての変調信号とする変調工程と、前記変調信号に基づいて各列配線を駆動する駆動信号を発生する駆動工程とを備えた画像表示方法において、各列配線についての補正信号を発生させる補正信号発生工程と、前記補正信号に基づいて各列配線についての前記輝度信号または変調信号を補正する補正工程とを具備することを特徴とする。

## 【0011】

これによれば、補正信号に基づいて輝度信号または変調信号を補正することによって、たとえば図22に示すように、変調信号に対してクロストークの影響を抑えるような補償パルスが付加される。そしてこれにより、他配線の影響によって乱れた波形が等価的に補正される。したがって、隣り合う配線の波形によるクロストークの影響を抑えた、精度の高いパルス幅変調による駆動が行われる。

## 【0012】

## 【発明の実施の形態】

本発明の好ましい実施形態においては、補正手段は、輝度信号と補正信号を加算する加算手段であり、あるいは補正信号に基づいて変調信号のパルス印加期間

を延長するパルス遅延手段である。変換手段はアナログーデジタルコンバータである。そして、行配線を順に選択しながら駆動手段により列配線に駆動信号を加えることによって画像を表示するものである。補正信号発生手段は、各列配線についての補正信号を隣接する列配線の輝度信号または変調信号に基づいて発生させるものである。

#### 【0013】

また、変調手段の変調方式はパルス幅変調である。変調手段の変調方式が各列配線の変調信号の駆動開始時刻が同一であるパルス幅変調である場合は、補正信号発生手段は、各列配線の輝度信号を、それが隣接列配線の輝度信号よりも大きいときに増加させる補正信号を発生し、あるいは各列配線の変調信号のパルスを、それが隣接列配線の変調信号のパルスよりも長いときに延長させる補正信号を発生する。変調手段の変調方式が各列配線の変調信号の駆動終了時刻が同一であるパルス幅変調である場合は、補正信号発生手段は、各列配線の輝度信号を、それが隣接列配線の輝度信号よりも大きいときに減少させる補正信号を発生する。駆動手段は定電流駆動により表示素子を駆動するものである。この場合、特にクロストークによる変調信号の乱れが顕著であるため、本発明が有効となる。表示素子は電子放出素子であり、この電子放出素子から放出される電子ビームを蛍光体に照射させることにより画像が形成される。また、電子放出素子としては、表面伝導型電子放出素子 F E 型電子放出素子、M I M 型電子放出素子等を用いることができる。

#### 【0014】

##### 【実施例】

##### 〔第 1 の実施例〕

図 1 は本発明の第 1 の実施例に係る画像表示装置の構成を示す。動作タイミングは図 1 6 で示したものと同様である。図 1 において、1 は装置の動作タイミングを生成するタイミング制御部、2 は入力された映像信号 S 1 を、画素毎の輝度を表すデジタル信号 S 2 に変換する A/D コンバータ、3 は表示パネル 4 の行選択線をコントロールする行選択制御部、4 は行方向と列方向に直行する配線がされており、配線の交点に表示素子が配置されている表示パネル、5 はデジタル化

された輝度信号 S 2 を分配するシフトレジスタ、26 はシフトレジスタ 5 によって配分される輝度信号をパルス幅変調して表示輝度の制御を行う PWM ジェネレータ、7 はシフトレジスタ 5 および PWM ジェネレータ 6 を有する列選択制御部である。

## 【0015】

この構成において、入力された映像信号 S 1 は、A/D コンバータ 2 によって画素毎の輝度を表すデジタル信号に変換され、シフトレジスタ 5 によって各画素に対応する PWM ジェネレータ 26 に転送される。各 PWM ジェネレータ 26 には自配線の輝度信号の他に隣接配線の輝度信号が入力されている。PWM ジェネレータ 26 は、タイミング制御部 1 からの信号によって輝度信号をパルス長に変調し、表示パネル 4 の列配線を駆動する。また、これと同時に行選択制御部 3 によって表示すべき画素に対応する行を順次駆動する。これによって、表示パネル 4 の各素子が映像信号に対応して駆動される。

## 【0016】

PWM ジェネレータ 26 の構成を図 2 に、動作の状態遷移を図 3 に、動作タイミングを図 4 に示す。図 2 において、10 はクロックジェネレータであり、クロックパルスの信号 S 10 を供給する。11 はダウンカウンタであり、CK 端子に信号 S 10 のクロックパルスが入力されると、不図示の内部レジスタ c t の値を 1 減算する。そしてカウンタの値が 0 になるとカウント動作を停止し、NZ 端子をハイレベルにする。また、LOAD 端子に信号 S 11 のパルスが入力されると、DATA 入力の値を内部レジスタにロードし、カウント動作を再開する。12 は出力ドライバであり、カウンタ 11 の NZ 端子のレベルを入力として、表示パネル 4 (図 1) を駆動する。13 はクロストーク補正部であり、d p および d n 端子に入力される隣接配線の輝度信号 S 18 および D 19 に基づいて、d 端子に入力される自配線の輝度信号 S 17 の補正を行う。

## 【0017】

信号 S 11 は輝度信号 S 12 のロードのタイミング信号であり、水平同期信号もしくはそれを基にした信号である。信号 S 12 はデジタル化された輝度信号である。図 4 中の信号 S 13 はカウンタ 11 内のレジスタ c t の値である。カウ

タ 1 1 の N Z 端子から出力される信号 S 1 4 は内部レジスタ S 1 3 が 0 以外のと  
きにハイレベルになる信号である。出力ドライバ 1 2 から出力される信号 S 1 5  
は信号 S 1 4 に従って出力される変調信号である。クロストーク補正部 1 3 の d  
端子に入力される S 1 7 はパルス幅変調が行われる自配線の輝度信号である。

## 【 0 0 1 8 】

クロストークによる波形の乱れは、自配線よりも隣接配線が先にローレベルに  
なると起こる。よって、クロストーク補正部 1 3 では隣接配線の輝度信号 S 1 8  
および S 1 9 が自配線の輝度信号 S 1 7 よりも小さい場合に自配線の輝度信号を  
増やしてパルス長を長くすることによって等価的に補正を行う。具体的には、信  
号 S 1 7、S 1 8 および S 1 9 の値をそれぞれ  $d_p$ 、 $d$  および  $d_n$  とすると、図  
3 にも示されるように、 $d > d_p$  のときに  $d = d + 1$  とし、 $d > d_n$  のときにも  
 $d = d + 1$  とする。また、 $d > d_p$  かつ  $d > d_n$  のときには  $d = d + 2$  としてカ  
ウンタ 1 1 にロードする初期値とする。

## 【 0 0 1 9 】

PWMジェネレータ 2 6 は、以上の構成および動作によって、隣接配線のクロ  
ストークによる波形の乱れを補正したパルスを出力することができる。

## 【 0 0 2 0 】

本実施例では、波形の乱れと等価的なパルス幅が 1 階調分である場合について  
説明したが、等価的なパルス幅が 2 階調分等の他の異なる値の場合でも、 $d > d_p$   
のときに  $d = d + 2$  とするなどにより、同様にして補正することは当然可能で  
ある。また、カウンタ 1 1 の内部レジスタ c t は、補正後の信号  $d$  が入力されて  
もオーバーフローを起こさない十分な桁を有することは当然必要である。

## 【 0 0 2 1 】

## 〔第 2 の実施例〕

図 5 は本発明の第 2 の実施例に係る画像表示装置の構成を示す。この装置は、  
第 1 の実施例において、輝度信号の補正方法および PWMジェネレータの構成を  
変更したものに相当する。すなわち、図 5 において、3 6 は PWMジェネレータ  
であり、自配線の輝度信号の他に隣接配線の PWMジェネレータ 3 6 の出力が入  
力されている。その他の構成は第 1 の実施例と同様である。

## 【0 0 2 2】

PWMジェネレータ 3 6 の構成を図 6 に、状態遷移を図 7 に、動作タイミングを図 8 に示す。図 6 において、2 1 は図 2 のカウンタ 1 1 とほぼ同等のカウンタであるが、N Z P および N Z N 端子が追加されている。N Z P および N Z N 端子には隣接配線の PWM 出力が入力されている。図 5 では図をわかりやすくするために配線から直接取り出しているように記載しているが、実際にはカウンタ 2 1 が出力する PWM 信号 S 1 4 が、隣接する PWM ジェネレータ 3 6 の N Z P および N Z N 端子に供給される。その他の構成は図 2 の PWM ジェネレータと同様である。

## 【0 0 2 3】

この構成において、カウンタ 2 1 はカウントダウンを行い、内部レジスタ c t が 0 になったときに N Z P および N Z N 端子の状態を調べ、N Z P および N Z N のどちらか一方がローであれば 1 クロック、N Z P および N Z N 両方がローであれば 2 クロックの等価パルスを出力し、パルス長を延長して、波形の乱れを補正する。その他の構成および動作は第 1 の実施例と同様である。

## 【0 0 2 4】

## 〔第 3 の実施例〕

第 1 の実施例では、変調信号の駆動開始時刻が同一である変調波形を出力する PWM ジェネレータを用いたが、本実施例では、図 1 2 に示すような、変調信号の駆動終了時刻が同一となる変調波形を出力する PWM ジェネレータを用いている。この場合でも、ほぼ同様の構成により変調波形の乱れを補正することができる。本実施例における PWM ジェネレータの場合は、図 1 3 に示すように、パルスの実効値が増える方向に波形が乱れるため、図 1 4 に示すように、PWM パルスを短くするように補正を行う。装置全体の構成図は、第 1 の実施例と同様である。

## 【0 0 2 5】

本実施例で用いる PWM ジェネレータの構成を図 9 に、状態遷移を図 1 0 に、タイミングを図 1 1 にそれぞれ示す。図 9 において、1 4 はコンパレータであり、 $(I N +) \geq (I N -)$  のときに 1、 $(I N +) < (I N -)$  のときに 0、

そして特殊な状態として  $(IN-) = 0$  のときは常に 0 を OUT 端子に出力する。31 はダウンカウンタであり、LOAD 入力が高レベルになると、内部のカウンタ  $ct$  に 255 を代入し、クロック入力  $CK$  に基づいてダウンカウントを行う。カウンタ  $ct$  が 0 になったらカウント動作は停止する。カウンタ  $ct$  の値  $S22$  は常にコンパレータ 14 の  $IN+$  端子に入力されている。33 はクロストーク補正部であり、自配線の輝度信号  $S17$ 、隣接配線の輝度信号  $S18$  および  $S19$  が入力される。輝度信号  $S17$ 、 $S18$  および  $S19$  の値をそれぞれ  $d_p$ 、 $d$  および  $d_n$  とすると、DATA 端子には、 $d < d_p$  かつ  $d < d_n$  のときには  $DATA = d$ 、 $d \geq d_p$  かつ  $d \geq d_n$  のときには  $DATA = d - 2$ 、それ以外の場合は  $DATA = d - 1$  が出力される。

## 【0026】

水平同期信号  $S11$  がカウンタ 31 に入力されると、内部カウンタ  $ct$  が 255 よりカウントダウンされる。そして、クロストーク補正部 33 の出力  $S12$  とカウンタ 31 の出力  $S22$  をコンパレータ 14 において比較することによって、図 14 に示すような PWM 出力  $S14$  が得られる。

その他の構成および動作は第 1 の実施例と同様である。

## 【0027】

## 【発明の効果】

以上説明したように、本発明によれば、各列配線についての補正信号を発生させ、これに基づいて輝度信号または変調信号を補正するようにしたため、平行に配置された列配線間の干渉による駆動波形の乱れを、等価的に補正することが可能となる。

## 【図面の簡単な説明】

【図 1】 本発明の第 1 の実施例に係る画像表示装置の構成を示すブロック図である。

【図 2】 図 1 の装置の PWM ジェネレータの構成を示すブロック図である。

【図 3】 図 2 の PWM ジェネレータの動作の状態遷移図である。

【図 4】 図 2 の PWM ジェネレータの動作のタイミング図である。



【図 5】 本発明の第 2 の実施例に係る画像表示装置の構成を示すブロック図である。

【図 6】 図 5 の装置の P W M ジェネレータの構成を示すブロック図である。

【図 7】 図 6 の P W M ジェネレータの動作の状態遷移図である。

【図 8】 図 6 の P W M ジェネレータの動作のタイミング図である。

【図 9】 本発明の第 3 の実施例に係る P W M ジェネレータの構成を示すブロック図である。

【図 1 0】 図 9 の P W M ジェネレータの動作の状態遷移図である。

【図 1 1】 図 9 の P W M ジェネレータの動作のタイミング図である。

【図 1 2】 図 9 の P W M ジェネレータによる変調波形を示す波形図である。

【図 1 3】 図 1 2 の波形が、パルスの実効値が増える方向に乱れる様子を示す波形図である。

【図 1 4】 図 1 3 の波形を補正する様子を示す波形図である。

【図 1 5】 従来例に係る、マトリックス表示パネルをパルス幅変調によって駆動する表示装置の構成を示すブロック図である。

【図 1 6】 図 1 5 の表示装置の動作タイミング図である。

【図 1 7】 図 1 5 の装置の P W M ジェネレータの構成を示すブロック図である。

【図 1 8】 図 1 5 の装置の P W M ジェネレータの動作の状態遷移図である。

【図 1 9】 図 1 5 の装置の P W M ジェネレータの動作タイミング図である。

【図 2 0】 図 1 5 の装置における隣り合った 3 本の配線の駆動波形例を示す波形図である。

【図 2 1】 図 2 0 の波形の、隣接配線の駆動波形のクロストークによる乱れの例を示す波形図である。

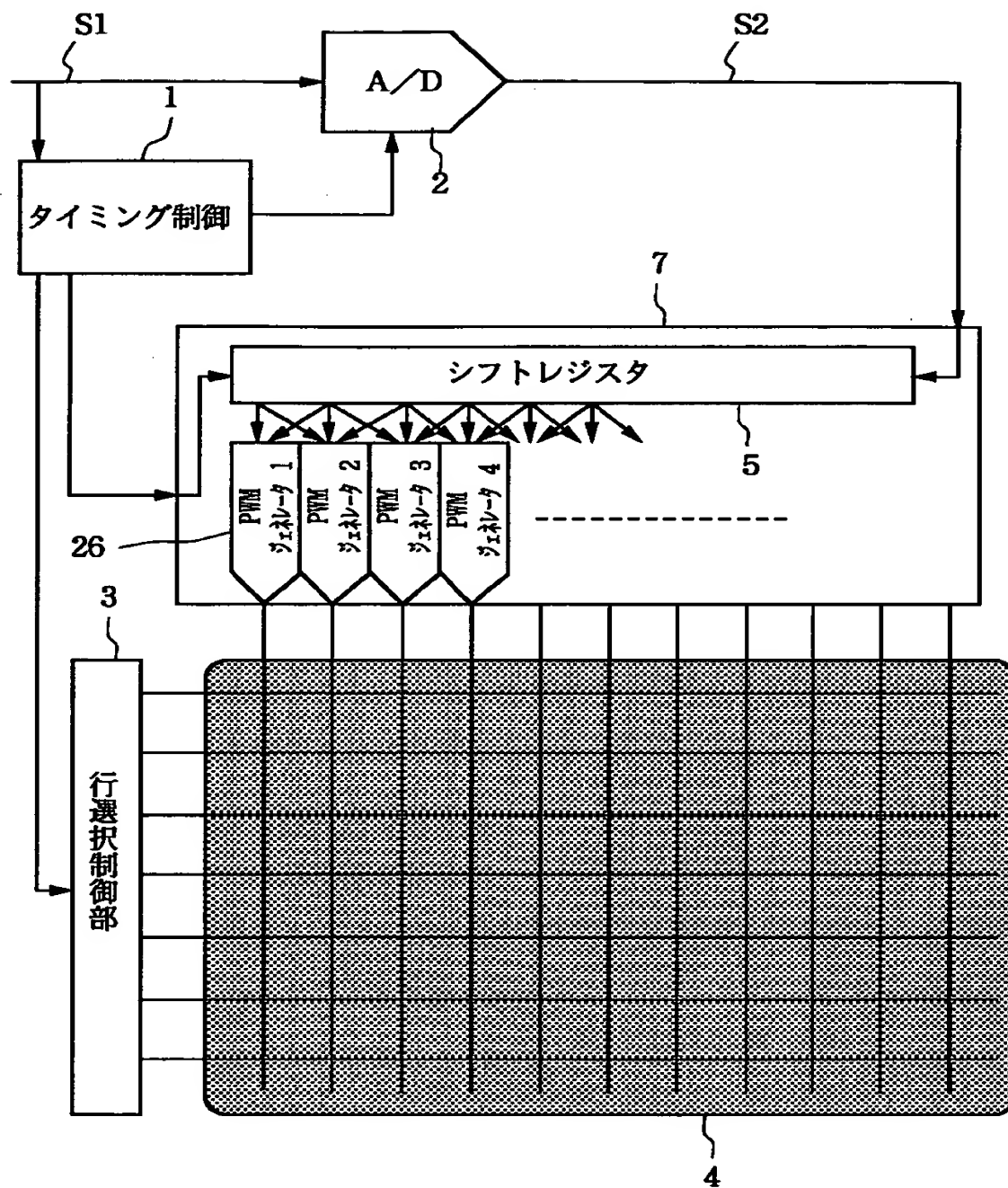
【図 2 2】 図 2 1 のクロストークによる波形の乱れを補正する補償パルス

を入れた駆動波形を示す波形図である。

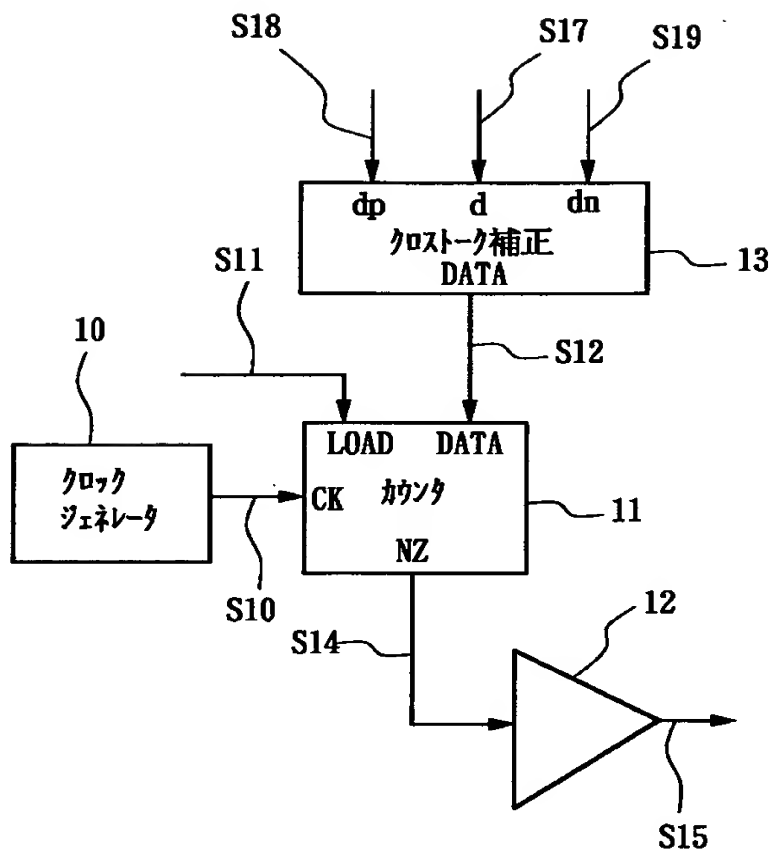
【符号の説明】 1 : 入力された映像信号を基に装置の各部分の動作のタイミング信号を生成するタイミング制御部、 2 : 映像信号をデジタル信号に変換する A/D コンバータ、 3 : 表示パネル 4 の行選択信号を出力する行選択制御部、 4 : マトリックス状に表示素子を配置した表示パネル、 7 : 表示パネル 4 の列配線を駆動する列駆動制御部、 5 : 輝度信号を列配線毎の PWM ジェネレータに振り分けるシフトレジスタ、 6 : 列配線の駆動を行う PWM ジェネレータ、 1 0 : PWM 信号の基準となるクロックジェネレータ、 1 1 : PWM 波形を出力するカウンタ、 1 2 : 表示パネルの駆動を行うドライバ、 1 3 : 自配線と隣接配線の輝度信号から補正された自配線の輝度信号を出力するクロストーク補正部、 2 1 : PWM 波形を出力するカウンタ、 2 6 : PWM ジェネレータ、 3 1 : PWM 波形を出力するカウンタ、 3 3 : 自配線と隣接配線の輝度信号から補正された自配線の輝度信号を出力するクロストーク補正部、 3 6 : PWM ジェネレータ、 S 1 : 入力された映像信号、 S 2 : 映像信号を画素毎のデジタル信号に変換した輝度信号、 S 1 0 : クロック信号、 S 1 1 : 水平同期信号、 S 1 2 : パルス幅変調する輝度信号、 S 1 3 : カウンタ内のレジスタの値、 S 1 4 : カウンタの出力、 S 1 5 : 列配線の駆動波形、 S 1 7 : 補正前の輝度信号、 S 1 8 : 隣接配線の輝度信号、 S 1 9 : 隣接配線の輝度信号、 S 2 0 : 隣接配線の PWM 出力波形、 S 2 1 : 隣接配線の PWM 出力波形。

【書類名】 図面

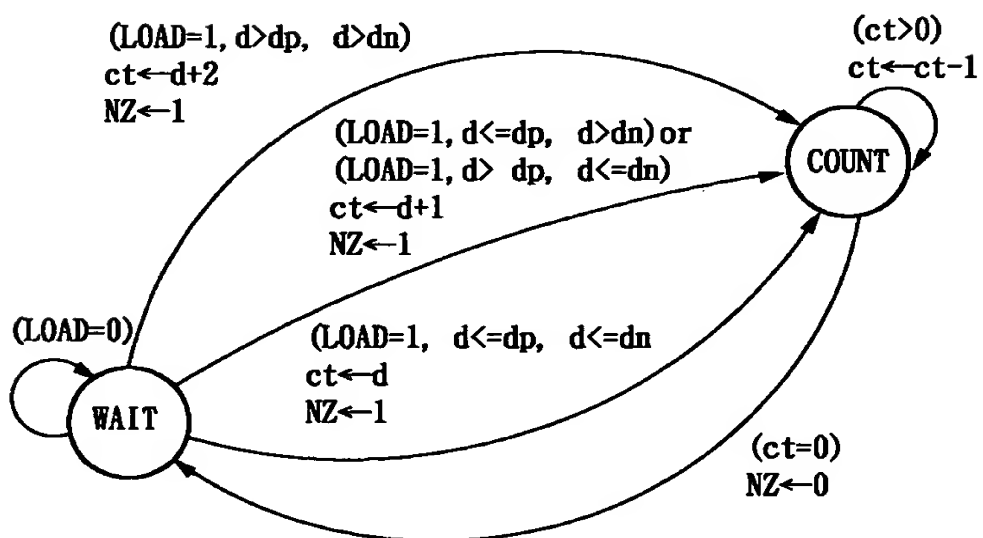
【図 1】



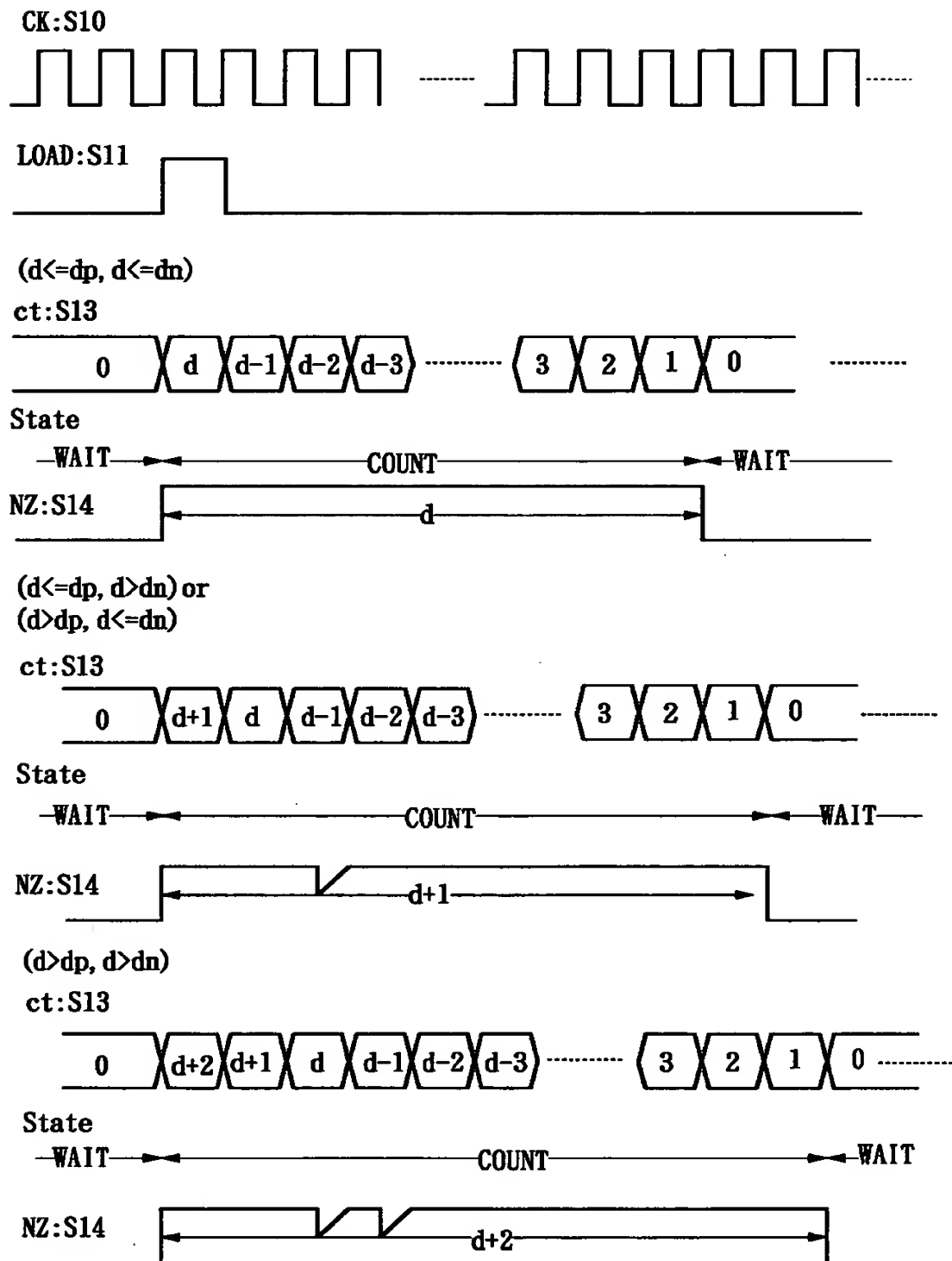
【図 2】



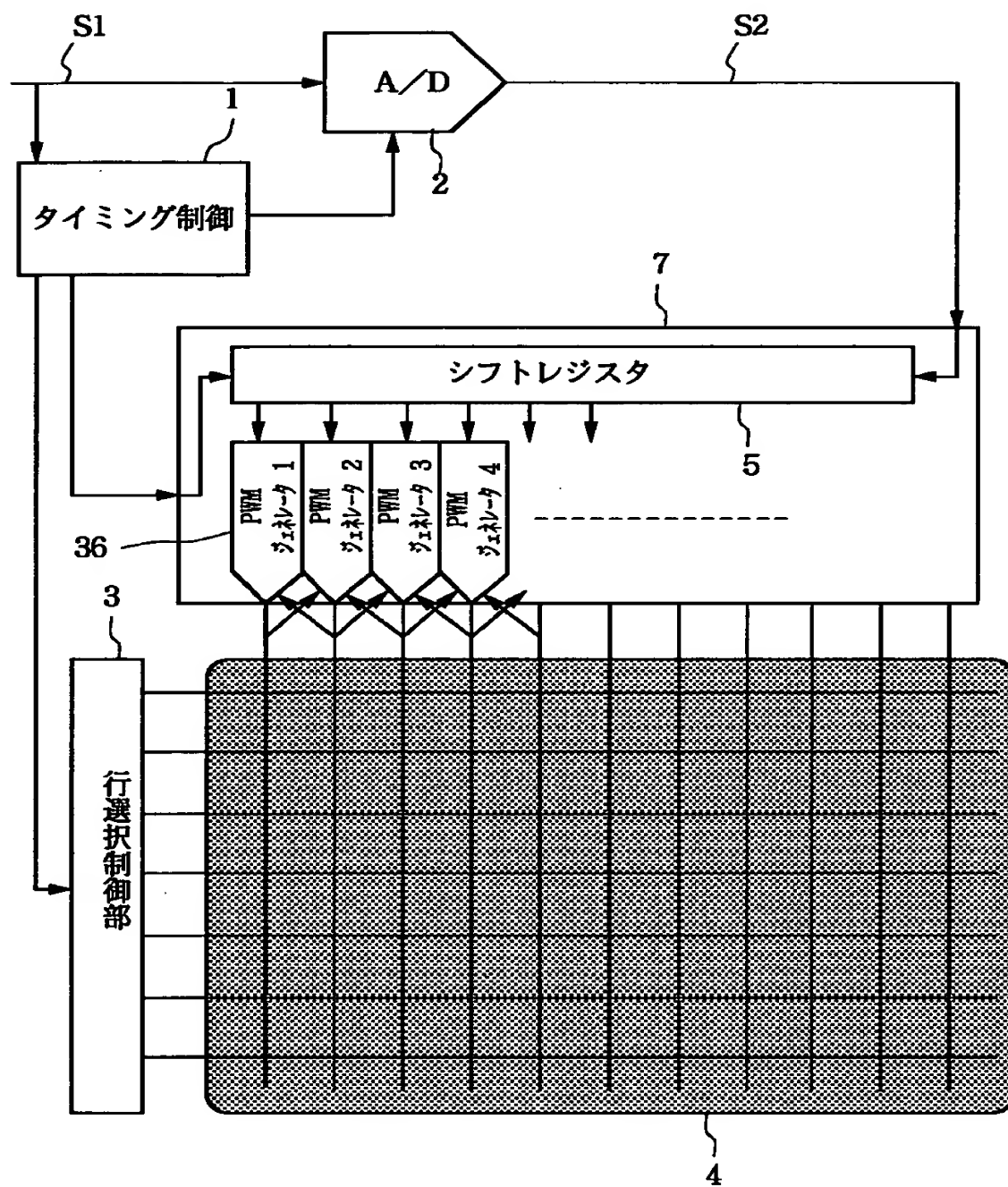
【図 3】



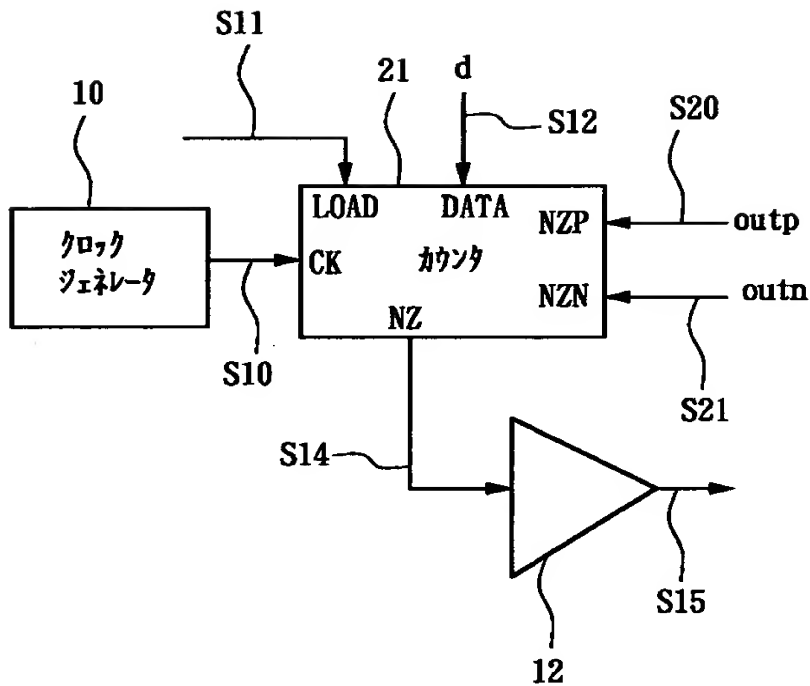
【图 4】



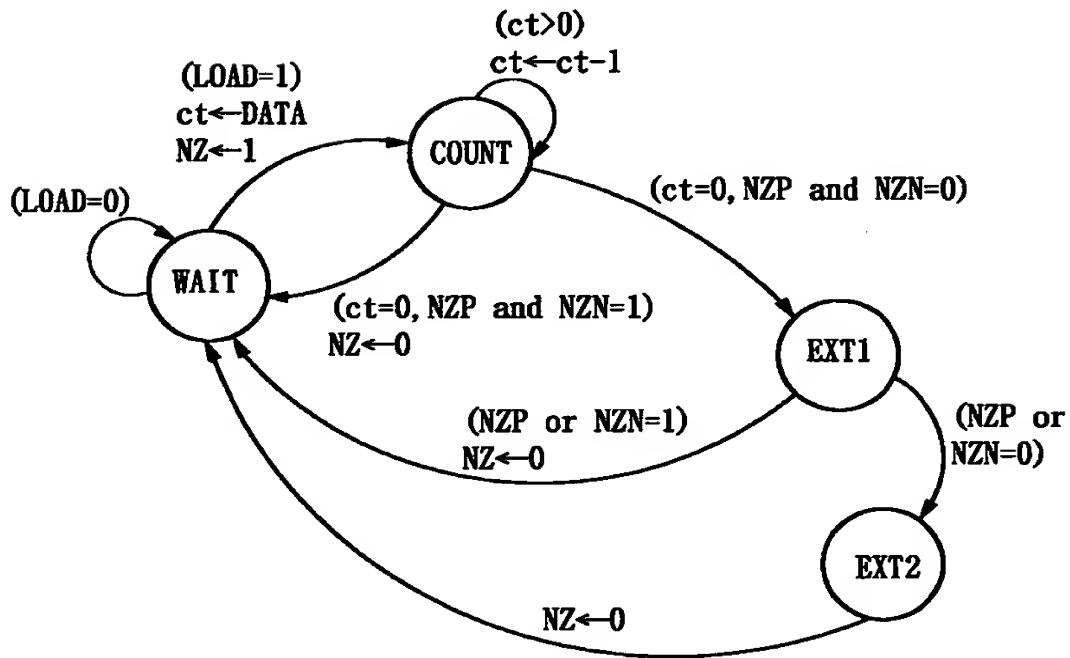
【図 5】



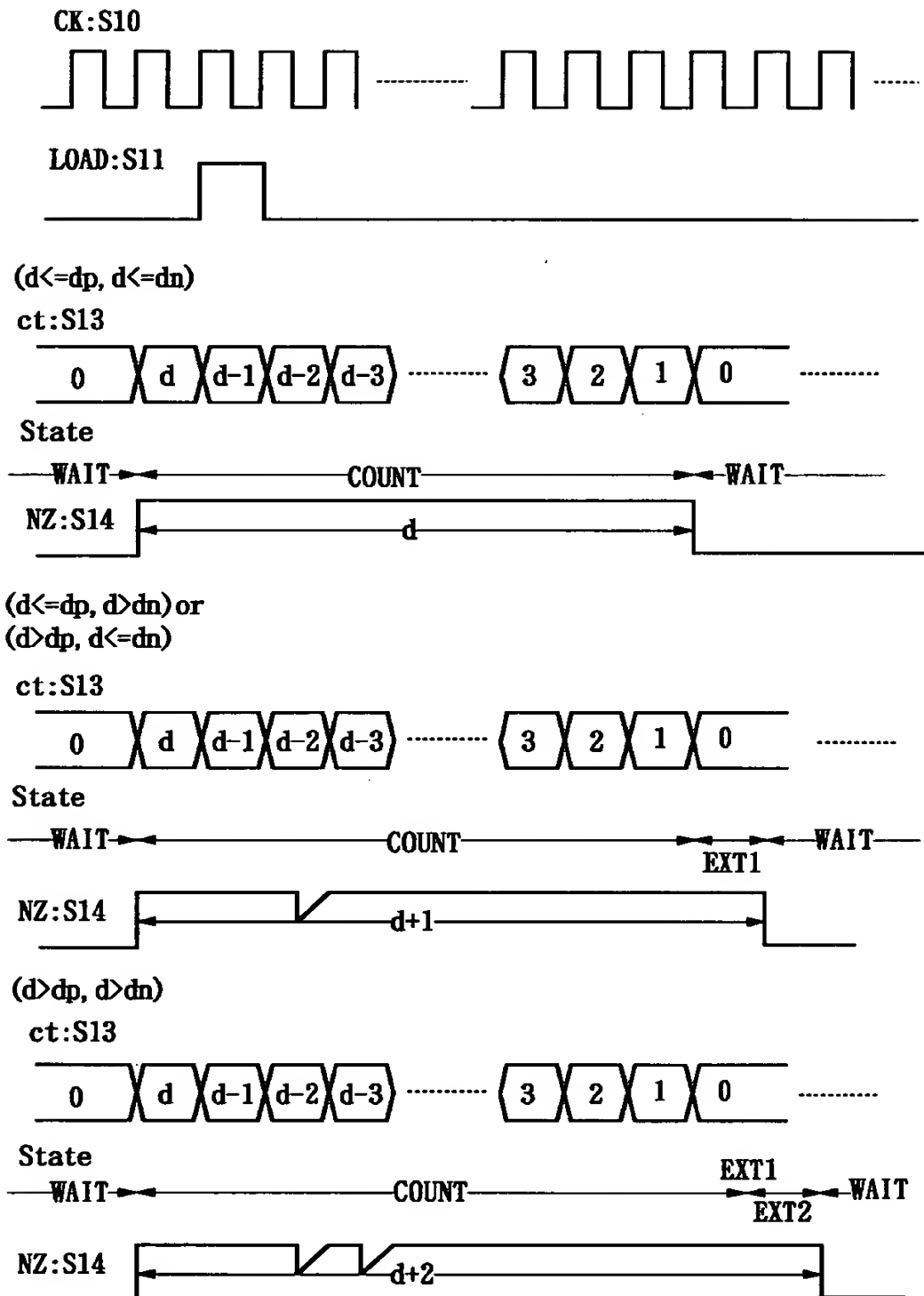
【図 6】



【図 7】

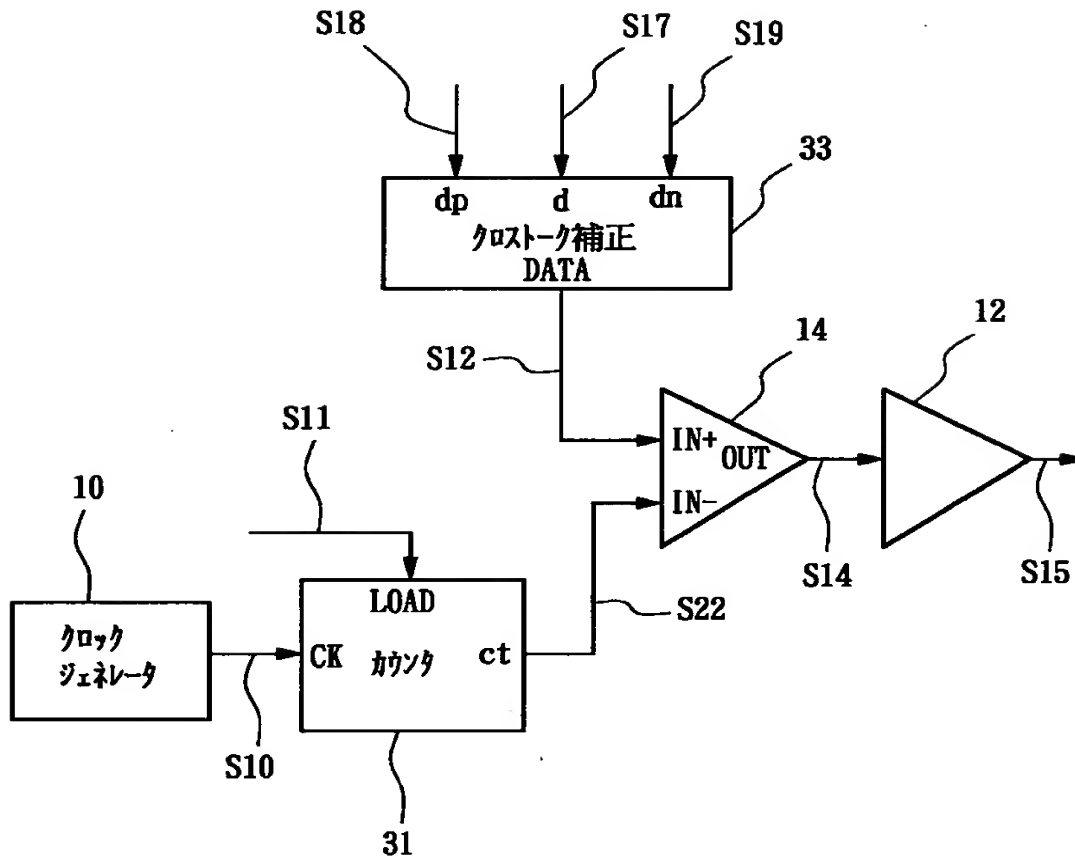


【図 8】

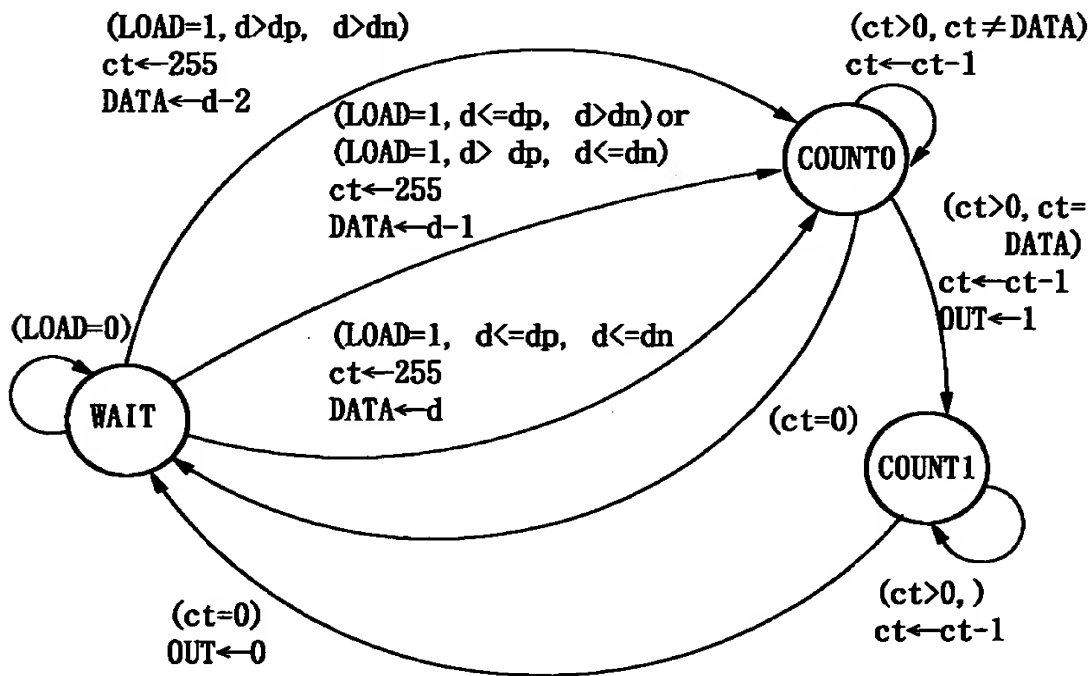




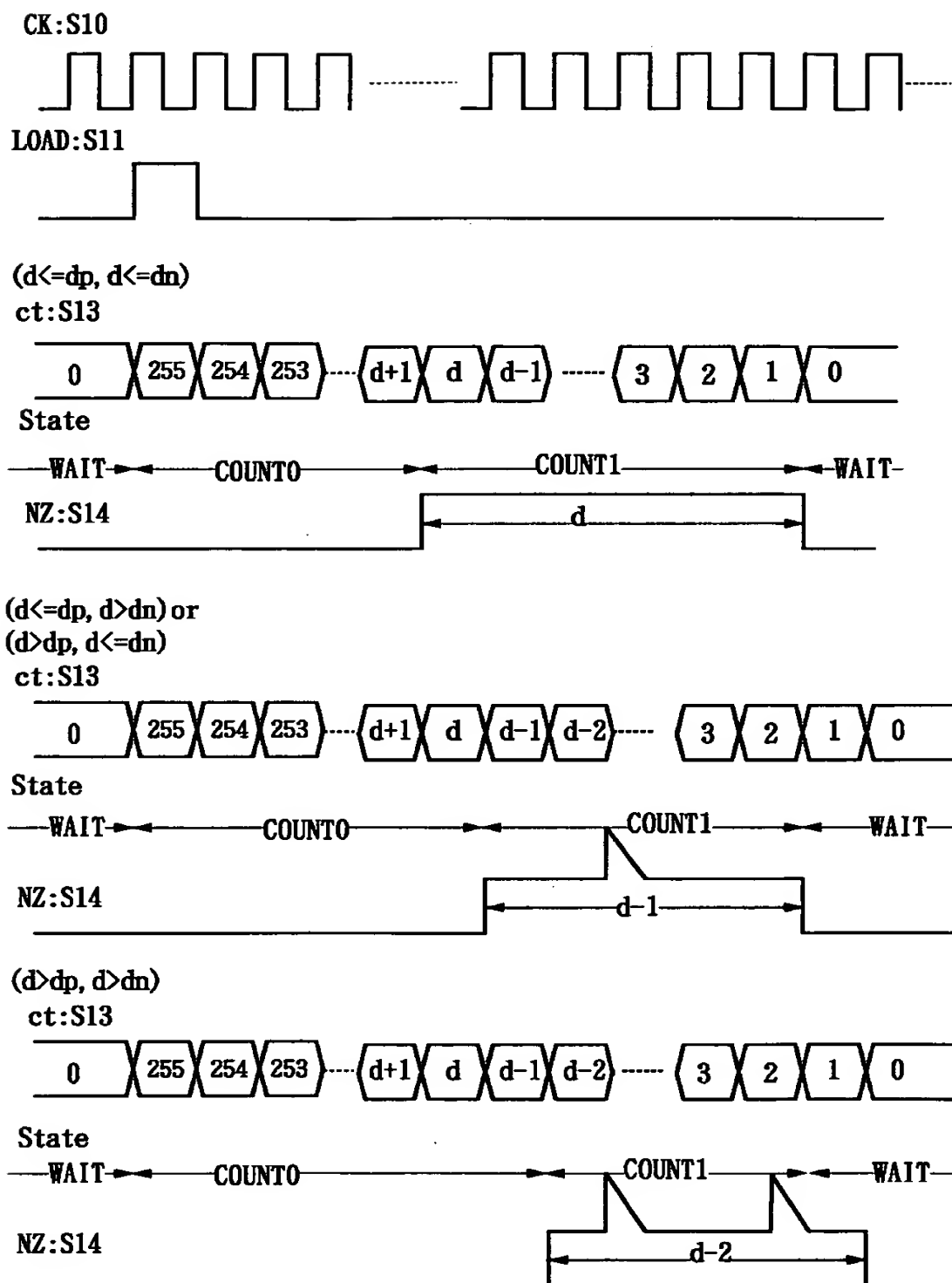
【図 9】



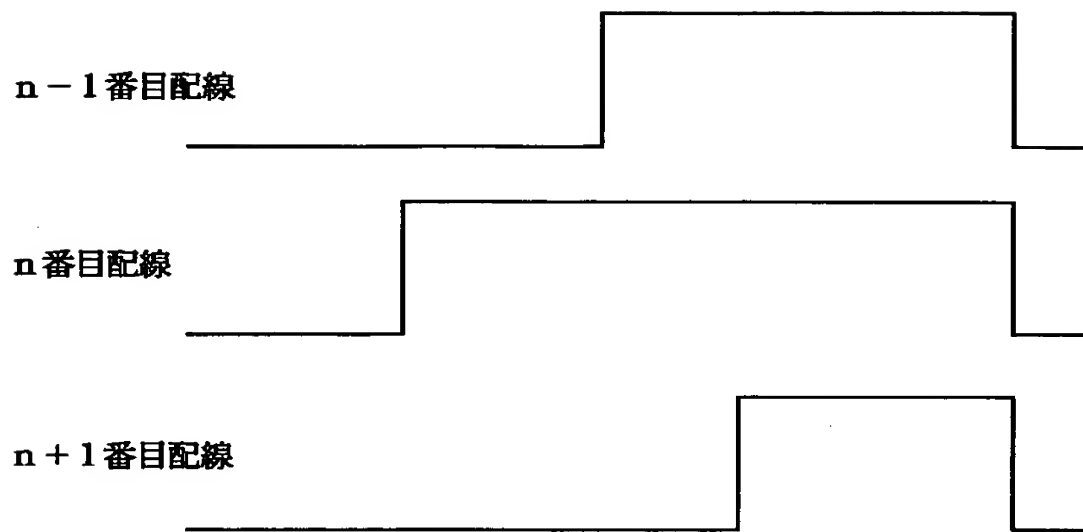
【図 10】



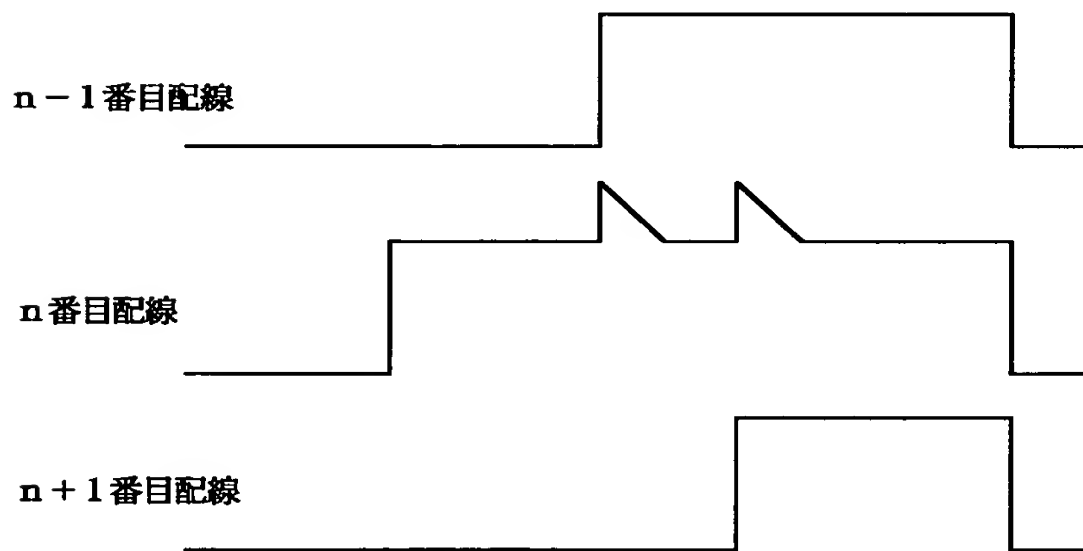
【図 1 1】



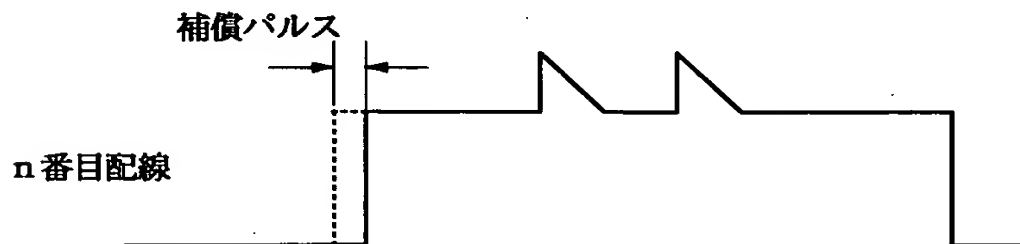
【図 1 2】



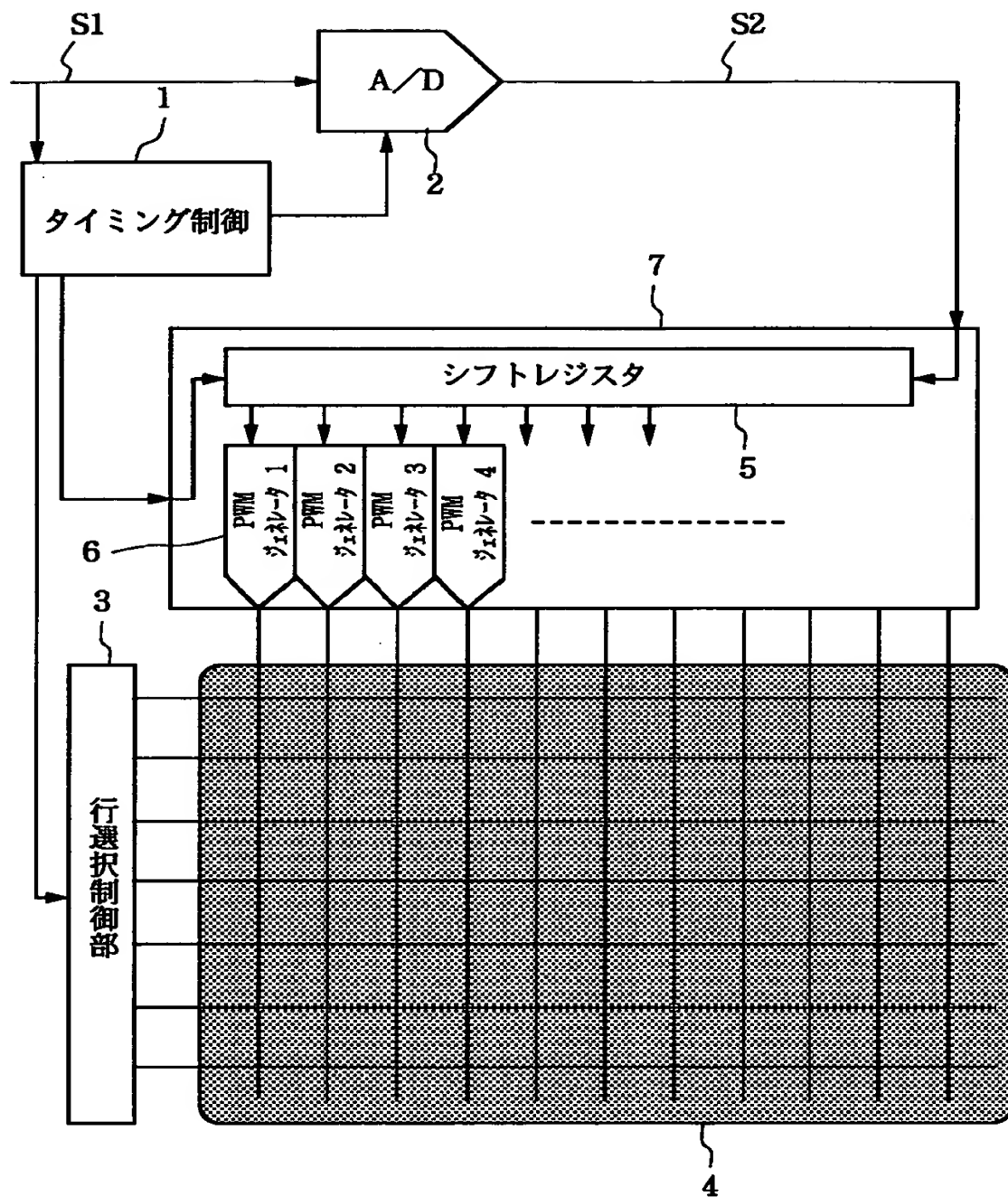
【図 1 3】



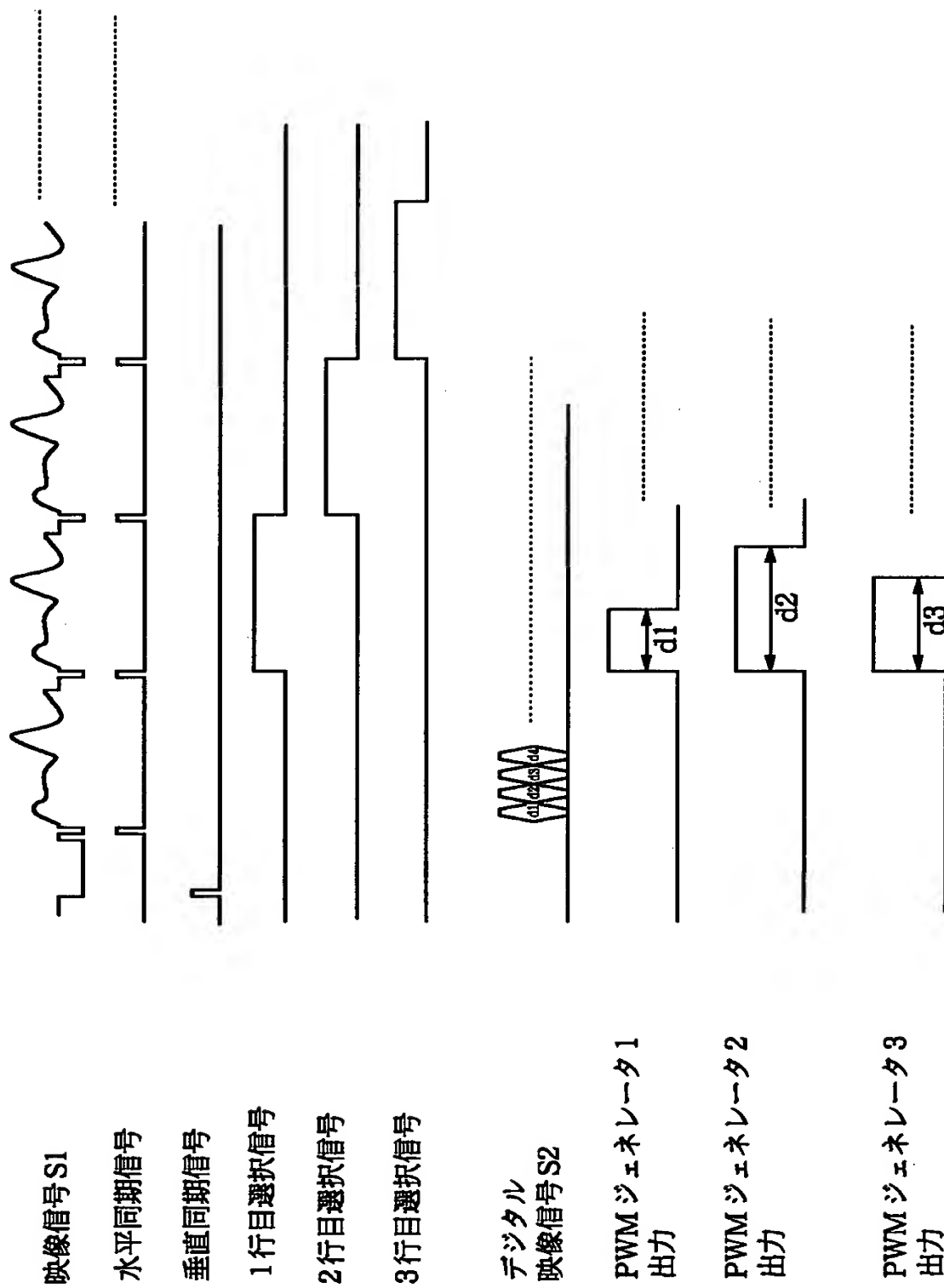
【図 1 4】



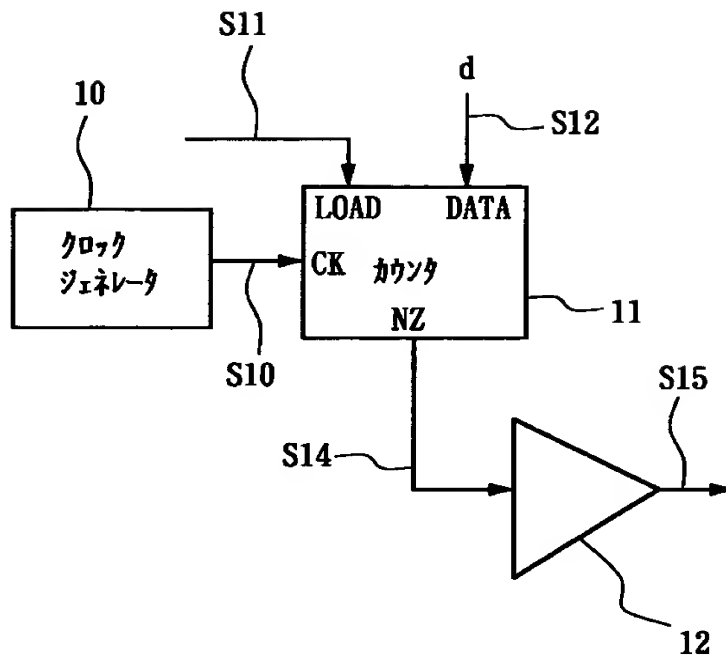
【図 1 5】



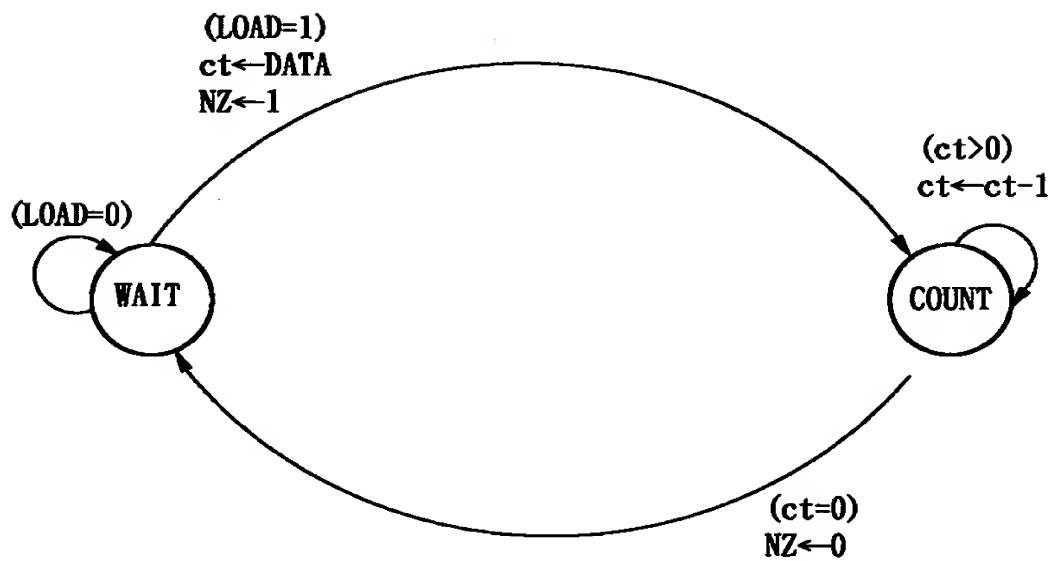
【図 1 6】



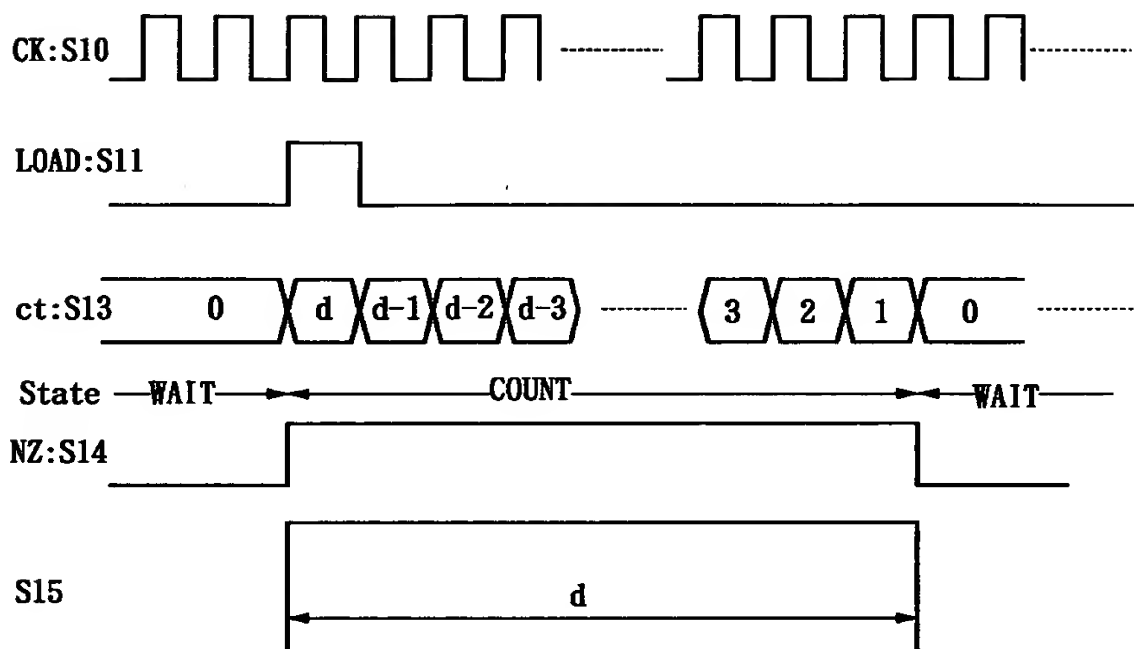
【図 1 7】



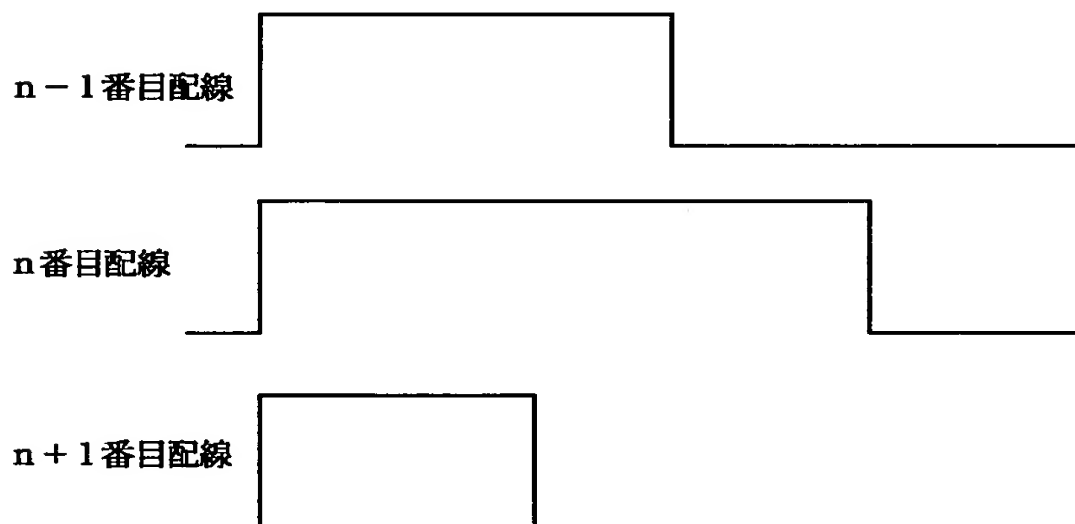
【図 1 8】



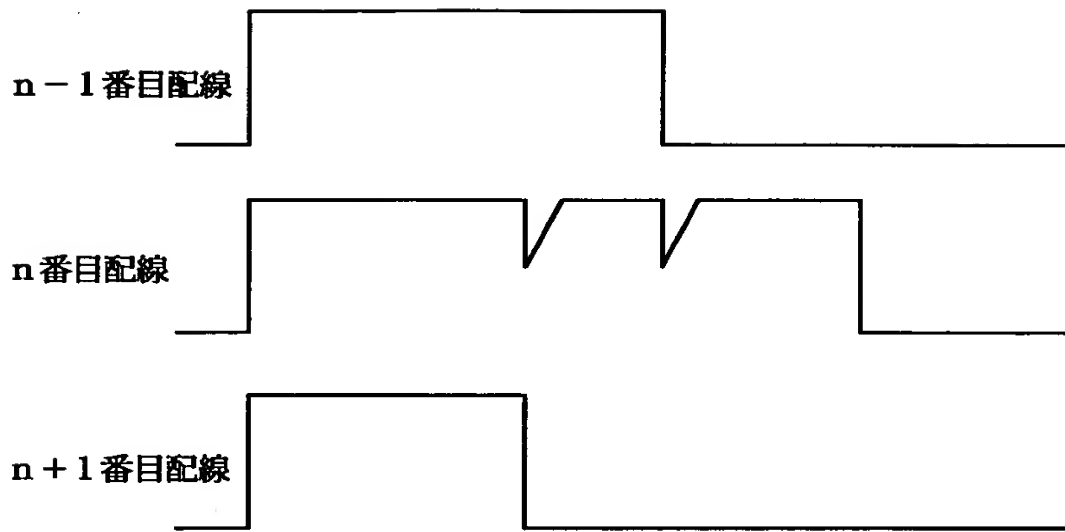
【図 1 9】



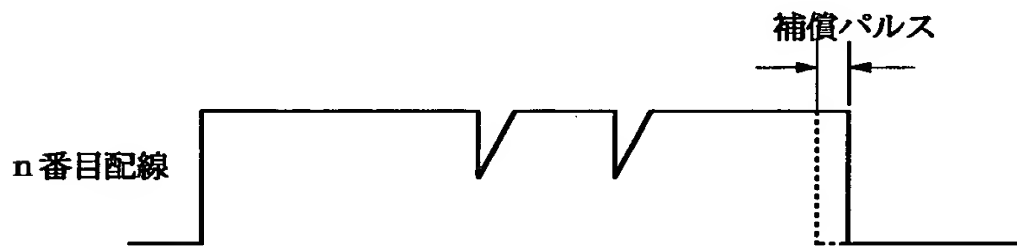
【図 2 0】



【図 2 1】



【図 2 2】





【書類名】 要約書

【要約】

【課題】 列配線間の干渉による駆動波形の乱れを防止する。

【解決手段】 マトリクス状に配置した複数の列配線および行配線と、列配線と行配線の交点上に配置され、画素を形成している表示素子と、入力映像信号を画素毎の輝度信号に変換する変換手段と、各列配線についての輝度信号を変調して各列配線についての変調信号とする変調手段と、変調信号に基づいて各列配線を駆動する駆動信号を発生する駆動手段とを備えた画像表示装置において、各列配線についての補正信号 S 1 8、S 1 9 を発生させる補正信号発生手段と、補正信号に基づいて各列配線についての輝度信号 S 1 7 または変調信号を補正する補正手段 1 3 とを設ける。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キヤノン株式会社